

DIALOG(R)File 352:DERWENT WPI  
(c) 2000 Derwent Info Ltd. All rts. reserv.

007439167

WPI Acc No: 88-073102/198811

**Semiconductor thin layer prodn. for liq. crystal display - by irradiating  
UV pulse beam on amorphous semiconductor thin film to decrease resistance**

**NoAbstract Dwg 0/4**

Patent Assignee: NEC CORP (NIDE )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Main IPC	Week
JP 63025913	A	19880203	JP 86169134	A	19860717		198811 B

Priority Applications (No Type Date): JP 86169134 A 19860717

Patent Details:

Patent	Kind	Lan	Pg	Filing Notes	Application	Patent
JP 63025913	A		3			

Title Terms: SEMICONDUCTOR; THIN; LAYER; PRODUCE; LIQUID; CRYSTAL;  
DISPLAY;

IRRADIATE; ULTRAVIOLET; PULSE; BEAM; AMORPHOUS; SEMICONDUCTOR;  
THIN; FILM

; DECREASE; RESISTANCE; NOABSTRACT

Derwent Class: L03; U11

International Patent Class (Additional): H01L-021/20

File Segment: CPI; EPI

02409013      \*\*Image available\*\*

MANUFACTURE OF SEMICONDUCTOR THIN FILM

PUB. NO.:        **63-025913** [JP 63025913 A]

PUBLISHED:      February 03, 1988 (19880203)

INVENTOR(s):    SERA KENJI  
                         ITO SHINJI

APPLICANT(s):   NEC CORP [000423] (A Japanese Company or Corporation), JP  
                         (Japan)

APPL. NO.:       61-169134 [JP 86169134]

FILED:           July 17, 1986 (19860717)

INTL CLASS:      [4] H01L-021/20; H01L-021/268

JAPIO CLASS:     42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD:R002 (LASERS); R096 (ELECTRONIC MATERIALS -- Glass  
                         Conductors)

JOURNAL:          Section: E, Section No. 628, Vol. 12, No. 232, Pg. 143, June  
                         30, 1988 (19880630)

ABSTRACT

PURPOSE: To realize local heating and fusing of only the surface of a semiconductor layer while keeping a substrate at a low temperature and obtain polycrystal thin film having high mobility by forming an amorphous semiconductor thin film on a substrate and irradiating such a film with pulsed ultraviolet rays having a pulse width of 25 ns or less.

CONSTITUTION: An n-type amorphous silicon film doping phosphorus of 1 % is formed on a quartz substrate by the plasma CVD method. The amorphous silicon film is polycrystallized by irradiating the film with the ultraviolet ray laserbeam with pulse width of 1-25 ns. As for the pulsed ultraviolet rays with wavelength of 400 nm or less, the excimer laser which assures uniform beam in a large area is preferable. Thereby, the annealing which assures comparatively high output pulse beam in the ultraviolet ray region and provides high throughput for a large area can be realized. Good annealing effect can also be obtained with irradiation intensity of 140 mJ/cm(sup 2) or less by setting the pulse width to be 25 ns or less and thereby a polycrystal thin film can be obtained without damage on the substrate.

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

## ⑫ 公開特許公報(A)

昭63-25913

⑤ Int. Cl.<sup>4</sup>H 01 L 21/20  
21/268

識別記号

庁内整理番号

7739-5F  
7738-5F

④ 公開 昭和63年(1988)2月3日

審査請求 未請求 発明の数 1 (全5頁)

⑥ 発明の名称 半導体薄膜の製造方法

⑪ 特 願 昭61-169134

⑫ 出 願 昭61(1986)7月17日

⑬ 発 明 者 世 良 賢 二 東京都港区芝5丁目33番1号 日本電気株式会社内  
 ⑭ 発 明 者 伊 藤 紳 二 東京都港区芝5丁目33番1号 日本電気株式会社内  
 ⑮ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号  
 ⑯ 代 理 人 弁理士 内 原 晋

## 明 細 書

発明の名称 半導体薄膜の製造方法

## 特許請求の範囲

基板上にアモルファス半導体薄膜を成膜し、前記アモルファス半導体薄膜に、パルス幅として25 ns以下の紫外パルス光を照射することを特徴とする半導体薄膜の製造方法。

## 発明の詳細な説明

## (産業上の利用分野)

本発明は、絶縁物基板上に低温プロセスで高移動度な多結晶半導体薄膜を製造する方法に関するものである。

## (従来の技術)

従来、透過型液晶ディスプレイや、密着型イメージセンサ等に用いる、スイッチングトランジスタとしては、アモルファスシリコンや、多結晶シリコンを用いたものが多く使用されている。中でも、アモルファスシリコンは、大面積にわたって

一様に、しかも低温で成膜できるため、このような大面積にわたる応用に適している。しかし、このアモルファスシリコンを用いたトランジスタでは、電子移動度がせいぜい $1\text{cm}^2/\text{Vs}$ 程度でバルクシリコンの100分の1以下である。このため、マトリックスのスイッチング用としては十分なスピードが得られても、駆動用周辺回路には十分なスピードが得られず薄膜モノシリックデバイスを得ることはできない。また、多結晶シリコンを用いれば移動度はかなり大きなものが得られ周辺駆動回路の製作も可能であるが、製作プロセスでの温度が高くこのため、使用できるガラス基板が制限される。すなわち、石英ガラスのような高価なガラス基板しか使用できない。これは液晶ディスプレイのような大面積基板を用いる場合には、コスト的に大きな問題となる。

このため、基板を低温に保ちつつ、半導体層の表面部分のみを局所的に加熱溶融し、高移動度な多結晶薄膜を得ることができるアモルファス薄膜表面への、紫外レーザ光照射方法が提案された

(例えば、蛟島、確井：プロシーディング オブ 固体素子材料コンファレンス 1985 p21)。この方法においては、波長400nm以下の光の半導体層に対する吸収深さは、数百Åであり薄膜半導体層表面のみを加熱させることができ、基板への熱の影響は少ないと考えられたのである。従来の技術では、レーザアニール時のレーザパルス幅として35nsを用いたという報告がある。

(発明が解決しようとする問題点)

しかしながら、多結晶化させるためには高エネルギーのレーザパルスを照射する必要があり、シリコン膜の熱伝導度が大きいと高いエネルギー密度での長時間の照射においては基板温度の上昇は避けられないという問題点があった。

本発明は上記の問題点を解決し、より短いパルス幅を用いることにより、低いエネルギー密度で良好なアニール効果が得られる多結晶薄膜の製造方法を提供するものである。

(問題点を解決するための手段)

本発明の要旨は、基板上にアモルファス半導体

うからである。しかしながら、水素化されたアモルファスシリコンを成膜し、これを短時間のパルスレーザアニールにより水素が抜ける間もなく多結晶化すれば、膜中に水素を残した水素化多結晶薄膜を成膜することができる。この方法によると基板温度を上げずに多結晶化することができる。更に、水素化してあることにより従来の多結晶膜よりも高移動度な膜が得られる。

さらに波長400nm以下の光のシリコン膜の吸収深さは、数百Åであり、表面層のみのアニーリングが可能となる。しかしながらシリコン膜の熱伝導度は大きくエネルギー密度を大きくすると基板の温度上昇は避けられない。このパルス光においてもパルス幅が短くピーク出力の大きなパルスを用いた方が同じエネルギー密度で高いアニール効果が得られる。これはパルス幅が短くピーク出力が高いほど、薄膜表面の瞬間的溫度が高められるためである。このため低いエネルギー密度で高いアニール効果を得ることが可能となるだけでなく、基板に熱の影響を与えずにより薄膜化も可能

薄膜を成膜し、前記アモルファス半導体薄膜に、パルス幅として25nm以下の紫外パルス光を照射することを特徴とする多結晶半導体薄膜の製造方法。

(作用)

アモルファスシリコンや、多結晶シリコンは、通常ではバルクシリコンに比べ電子移動度がかなり低い、これは主に結晶中の粒界面や膜中に数多く存在するダングリングボンドによる影響であるといわれている。このためアモルファスシリコンでは、水素化されたものを使っている。この水素が膜中に存在するダングリングボンドを不活性化させることにより実用可能な膜を得ている。多結晶シリコンにおいても水素化し結晶粒界でのダングリングボンドを不活性化することにより結晶粒界のバリアを下げる事ができれば、かなりの高移動度が期待できる。しかし通常の方法では水素化した多結晶シリコンを成膜することは難しい。これは、水素化されたアモルファスシリコンの水素が、300℃という比較的低い温度で抜けてしま

となる。この結果、より薄い薄膜トランジスタの製造が可能となりデバイス性能の向上が期待できる。

(実施例)

以下添付の図面に示す実施例により更に詳細に本発明について説明する。第1図は本発明の実施例を示すものである。図示するように石英基板上に、Pを1%ドーブしたn型アモルファスシリコン膜をプラズマCVD法により成膜する。この上からパルス幅1ns~25nsの紫外パルスレーザ光を照射しアモルファスシリコン膜を多結晶化した。波長400nm以下の紫外パルス光としては、大面積で均一光を得られるエキシマレーザが好適である。紫外光領域で比較的高出力のパルス光が得られ大面積にわたるスループットの高いアニーリングが可能となる。ここで用いた紫外パルスレーザ光は、XeClエキシマレーザ、 $\lambda = 308\text{nm}$ である。この他、KrFエキシマレーザ $\lambda = 248\text{nm}$ 、ArFエキシマレーザ $\lambda = 193\text{nm}$ などがある。レーザ照射は、真空中もしくは、不活性ガス中で行う必要が

あり、大気中でのレーザ照射ではシリコン膜が汚染されるため良好な多結晶膜が得られなかった。また、基板温度は室温でも十分であった。

第2図のパルス波形に示す3とおりの条件でアニールを行った。この図は1パルスあたりのエネルギーを同一にしたときの各パルス波形を示したものである。それぞれ半値幅にして、5ns、23ns、35nsのパルス幅であり、1パルスあたりの照射強度を  $200 \text{ mJ/cm}^2$  とすると、ピーク出力はそれぞれ  $15 \text{ MW/cm}^2$ 、 $9 \text{ MW/cm}^2$ 、 $4 \text{ MW/cm}^2$  となっている。レーザ照射によりシリコン膜は目視でもかなり顕著に変化している。照射強度を、 $100 \text{ mJ/cm}^2$  から  $200 \text{ mJ/cm}^2$  までの範囲で、アニールを行った結果、 $10 \text{ mJ/cm}^2$  の違いでかなりの変化がみられアニール効果の照射強度による依存性が大きいことが観測された。照射強度  $200 \text{ mJ/cm}^2$  以上ではシリコン膜が黒色化する。この黒色化しているところはメタルを蒸着しても、白っぽく見え表面の鏡面性が失われていることがわかる。これは、 $\alpha\text{-Si:H}$  中の H が抜けるため表面が荒れる、あ

るいは、表面がすこし蒸散しかけているものと思われる。照射強度が強過ぎると考えられる。レーザ照射による膜の抵抗率、電子移動度等電気特性評価は、ファンデアポール法ホール効果測定により行った。第3図は各パルス波形につき、照射強度を変化させた時の抵抗率の変化の様子を示したものである。パルス幅5nsの場合、照射強度  $130 \text{ mJ/cm}^2$  で抵抗率は、最も低くなっていることが観測された。これよりもさらに照射強度を上げると、抵抗が再び高くなり、この時の照射強度では、照射された薄膜表面は膜質の劣化が起こっているものと考えられる。これは、表面状態の観察では黒色状になっており表面が荒れているところであり、このことから一致している。パルス幅による変化では、35ns、23ns、5ns とパルス幅の短いほうがより低抵抗化しており、これらからパルス幅の短い方がアニール効率が低いことが観測された。

第4図は各パルス波形につき、照射強度を変化させた時の移動度の変化の様子を示し

たものである。パルス幅5nsの場合、照射強度  $110 \text{ mJ/cm}^2$  で、移動度が高くなっていることが観測された。パルス幅による変化をみると、35ns、23ns、5ns とパルス幅が短くピークパワーが高くなるほど移動度のピークが照射強度の低い方にシフトしている。これからもピークパワーが高いほどアニール効果は高い事が観測された。またパルス幅35nsのパルスでアニールしたものについては、よりパルス幅の短いパルスでアニールしたものほど移動度が上がっていないことが観測された。

これら実施例より、パルス幅35nsでの好適な照射強度の範囲は  $150 \text{ mJ/cm}^2 \sim 170 \text{ mJ/cm}^2$  であり、25nsの場合は  $120 \text{ mJ/cm}^2 \sim 140 \text{ mJ/cm}^2$  であり、25nsの場合は  $100 \text{ mJ/cm}^2 \sim 120 \text{ mJ/cm}^2$  である。このようにパルス幅が短くなるほど好適な照射強度は低くなる。パルス幅35ns、エネルギー密度  $170 \text{ mJ/cm}^2$  で石英基板上 0.1ミクロン厚のシリコン膜を大面積にわたってレーザ照射を行った場合、わずかながら基板の歪みが観測され基

板温度が上昇していることがわかった。パルス幅23ns照射強度  $140 \text{ mJ/cm}^2$  でレーザ照射を行った場合では基板のそりは観測されなかった。これから、パルス幅を25ns以下にすることにより  $140 \text{ mJ/cm}^2$  以下の照射強度で良好なアニール効果が得られ、そのため基板損傷なしに多結晶薄膜がえられる事が観測された。またレーザ装置の技術的問題からパルス幅1ns以下のパルスを得ることが容易でない事から、パルス幅1nsから25nsまでが実用上好適な範囲であるといえる。

(発明の効果)

以上詳述したように、パルス幅25ns以下の紫外パルス光を照射する多結晶半導体薄膜の製造方法を用いることによって、紫外レーザ光を用いた多結晶半導体薄膜の製造方法において、良好なアニール効果を得ることができ、低抵抗、高移動度の多結晶半導体薄膜を得ることができる。

図面の簡単な説明

第1図は、本発明による実施例1を示す。第2図はアニールに用いたレーザパルス波形を示す。

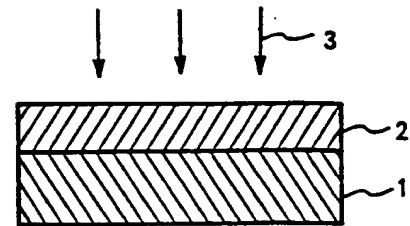
第3図、第4図はそれぞれパルス幅によるシート抵抗、電子移動度の変化を示す。

- 1 絶縁物基板
- 2 水素化アモルファスシリコン
- 3 紫外パルス光

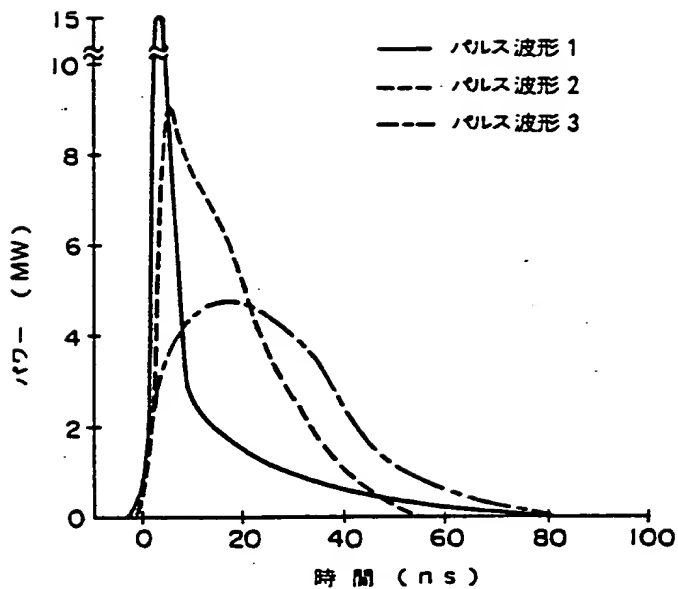
代理人 弁理士 内原 晋



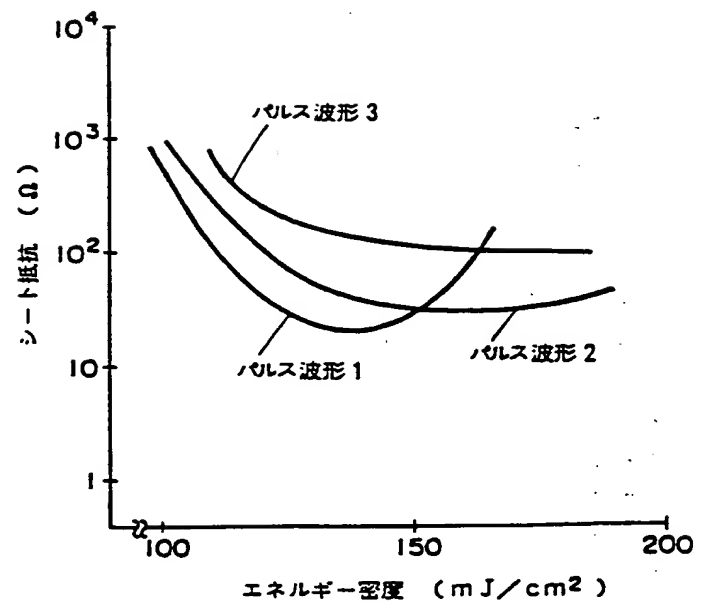
第1図



第2図



第3図



第 4 図

